Docket No. 204404US-2RD

SERIAL NO: New Application

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Hiroshi HAMASAKI

GAU:

IN RE APPLICATION OF: HIROSIII HAMASAK

EXAMINER:

FILED:

Herewith

FOR:

SEMICONDUCTOR LIGHT-RECEIVING DEVICE

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §120.
- □ Full benefit of the filing date of U.S. Provisional Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

COUNTRY

APPLICATION NUMBER

MONTH/DAY/YEAR

JAPAN

2000/080200

March 22, 2000

Certified copies of the corresponding Convention Application(s)

- is submitted herewith
- □ will be submitted prior to payment of the Final Fee
- were filed in prior application Serial No. filed
- were submitted to the International Bureau in PCT Application Number.

 Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
 - (B) Application Serial No.(s)
 - are submitted herewith
 - □ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBŁON) SPIVAK, McCLELLAND,

MAIER & NEUSTADT, P.C

Gregory J. Maier

Registration No. 25,599

Eckhard H. Kuestes

Registration No. 28,870

Attorneys of Record

22850

Tel. (703) 413-3000 Fax. (703) 413-2220 (OSMMN 10/98)





別紙添付の書類に記載されている事項は下記の出願書類に記載されて いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application:

2000年 3月22日

出 顧 番 号 Application Number:

特顯2000-080200

Applicant (s):

株式会社東芝

CERTIFIED COPY OF PRIORITY DOCUMENT

2000年 9月18日





特2000-080200

【書類名】 特許願

【整理番号】 13B0021071

【提出日】 平成12年 3月22日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 31/08

【発明の名称】 半導体受光素子

【請求項の数】 1

【発明者】

【住所又は居所】 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝

研究開発センター内

【氏名】 濱崎 浩史

【特許出願人】

【識別番号】 000003078

【氏名又は名称】 株式会社 東芝

【代理人】

【識別番号】 100081732

【弁理士】

【氏名又は名称】 大胡 典夫

【選任した代理人】

【識別番号】 100075683

【弁理士】

【氏名又は名称】 竹花 喜久男

【選任した代理人】

【識別番号】 100084515

【弁理士】

【氏名又は名称】 宇治 弘

【手数料の表示】

【予納台帳番号】 009427

【納付金額】 21,000円

特2000-080200

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0001435

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体受光素子

【特許請求の範囲】

【請求項1】 pin型の半導体受光素子において、基板の導電型と異なる導電型の拡散領域が該素子表面における受光領域内の一部分に形成されており、かつ、該拡散領域に囲まれた領域内に、基板と同一の導電型の拡散領域が形成されていて、受光領域中残りの領域のうち少なくとも一部分がi層であることを特徴とする半導体受光素子。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は、光通信や光伝送技術における半導体受光素子に関する。

[0002]

【従来の技術】

半導体を利用した機器、たとえばコンピュータや通信機器において、機器に搭載されるIC等の半導体素子は年々大容量化してきている。それに伴い、信号伝送手段の大容量化が求められている。その傾向は通信の端末コンピュータの周辺機器にも及んでおり、ますます大容量の記憶装置が必要とされてきている。とくに、可搬性がある光ディスクはますます需要が増え、ますますその大容量性が求められており、さまざまな方式が研究開発されている。その中でも、実用化が進んできているのが、光源の波長を短波長化することにより、記録スポットの面積を小さくする方式で、青色の半導体レーザ(以下LDと記す)を用いたシステムが有望である。これまでは、赤色LDを用いるDVDが市販されており、その際には受光素子としてシリコンのフォトダイオード(以下PDと記す)が用いられてきた。これは、赤色で感度がよく信頼性も高いことから使われており、大量生産の利点を生かし、プロセスの改善などにより非常に安価に製造が可能となっている。たとえば、光ディスクの信号再生用として図4のような例がある(特開平10-270744)。図4ではp型素子分離拡散領域5および2で素子を分割し、それぞれの素子をpin構造として感度と高速性を確保している例である。

しかしながら、各PD素子のn型拡散領域 6 が単一の領域で受光領域のほぼ全面に形成されているため、波長が短かくなると表面拡散層での吸収が大きくなる。シリコンに400nmの青色光が入射した時の厚さに対する透過光強度を図5に示す。この図のように、図4のような従来の構造では青色の光に対して十分な感度を得ることができない。この図の場合にも、p型拡散領域とn型拡散領域との間は、エピタキシャル成長層 4 があるため、この層が十分低濃度であれば空乏領域が広がり、入射光の一部が直接入射して拡散領域の吸収を受けずに光電流に寄与する可能性はあるが、通常の受光径を確保しながら、受光領域全面に空乏層を広げるためには、非常に高い電圧をかける必要があるが、ブレーク電圧やドライバI C などの能力などで制限を受けるため、受光径が制限を受けるといった問題がある。

[0003]

そこで、拡散層の厚さを極端に薄くする(たとえば 0. 1 μ m 程度)ことで光 吸収による過剰損失を減らす工夫が施されるが、プロセスの制御性が高いものが 要求されるため、コストの上昇を抑えることが困難であった。

[0004]

【発明が解決しようとする課題】

以上で述べたとおり、短波長領域で大容量の機器を構成するような場合、受光素子の特性として表面拡散層による光吸収過剰損失が大きくなり、感度が低下し、従来の材料やプロセスを適用しにくい、という課題が生じる。

[0005]

本発明はかかる従来の受光素子の問題点を解決し、通常のプロセスによって形成可能な短波長化による感度低下の少ない受光素子の提供を目的とするものである。

[0006]

【課題を解決するための手段】

受光素子をpin構造とし、過剰損失となる拡散層での光吸収を少なくするため、拡散領域を受光領域全面に形成するのではなく、一部分にのみ形成し、高抵抗層がなるべく受光面に出てくるように形成しておき、さらに、一方の導電型拡

散領域がもう一方の導電型の拡散領域を取り囲むような構造とすることで、両者の間にかかる電界が基板に対し横方向の成分を多くするようにでき、受光面内の高抵抗層が空乏化するよう構成することで受光面に入射した光が光電流に寄与するようにすることで感度の低下を抑制する。これらの拡散領域の形成は、通常のプロセスによって形成可能であり、コストの上昇も抑制可能である。

[0007]

【発明の実施の形態】

本発明の実施例を図1に示す。1はn型シリコン基板、2はエピタキシャル層 で高抵抗n型層(以下i層と記す)である。3は、p型拡散領域でこの例では格 子状に形成されている。4はn型拡散領域で、p型拡散領域3に囲まれた領域に 配置されている。5はp側電極であり、p型拡散領域3とほぼ重なるように形成 されている。7は、絶縁膜、6はn側電極である。n型拡散領域4が、p型拡散 領域3に囲まれた構造となっているので、p側電極とn側電極間印加された逆バ イアスによる電界は横方向成分を多く持つため、空乏層は i 層内で横方向に広が り、一定のバイアス以上では、受光面付近のi層のほぼ全域が空乏化される。バ イアス値はブレーク電圧やドライバICなどの性能によって制限を受けるが、電 圧を低く保つためには、メッシュを細かくして置けば良い。たとえば逆バイアス が-2.5Vの場合平行平板近似で計算した場合、p領域の不純物濃度が1E+ 19 c m ^{- 3}、 i 層の不純物濃度が1E+14 c m ^{- 3}とすると空乏層は約20 μ m程度にまで達することが可能である。本発明の構造は3次元的であるため、 上記の計算は目安でしかないが、概略の傾向は述べたとおりである。空乏層に入 射した光は、一部が吸収されて電子正孔対を生成する。印加電圧によりドリフト するが、空乏層ではほとんど再結合せずn型拡散領域およびp型拡散領域にそれ ぞれに入り光電流となる。受光面内付近で、i層がすべて空乏化されている場合 、メッシュ上のp型拡散領域の幅を5μm、メッシュのピッチを30μm、n型 拡散領域の直径を5μmとすると、受光面内の i 層のしめる面積は受光面の約6 7%ととなり、ほぼ同等の割合の入射光が拡散領域を透過せずに空乏層に到達で きる。400nmの青色光では、シリコンの場合図12でも示したとおり0.3 μ m の拡散層を透過できる割合は10%たらずであり、この構造の素子の場合、

感度は非常に高くすることができる。

[0008]

図2に、この素子の形成方法の一例を示す。高濃度不純物 n型基板 1 上に約 1 ~ 2 μ mの高抵抗層 2 - 1 をエピタキシャル成長で形成する(a)。表面から n型不純物(たとえば P や S b など)のイオンを注入により n型拡散層 4 - 1 を形成する(b)。このとき、アニール後には基板に拡散層が到達できる深さまで注入しておく。次に、再び高抵抗層 2 - 2 を約 1 ~ 2 μ m成長する(c)。表面から、n型不純物 4 - 2 および p型不純物 3 (たとえば B など)のイオンをそれぞれ注入する(d)。アニールを行った後、絶縁膜 7 を形成し、コンタクトホールを空けて電極 5 を形成後、裏面電極 6 を形成する(e)。これらのプロセスは、特に精度を要求する制御を必要とせず、通常のプロセスによって形成可能である。以上のべた構造は、一例であり、設計の要求により寸法やイオン種、導電型などを変えることは可能であり、これらに限定されるものではない。特に、シリコンに対する青色光などのように吸収係数が大きい場合には、光吸収層の厚さが薄くても高い吸収率を得ることが可能であるため、各層の厚さを薄くすることが可能である。

[0009]

さらに、シリコン以外の材料を用いる場合にも、それぞれの材料の吸収係数と、波長に応じて同構造を用いることによって、上記同様の効果が得られる。

[0010]

また、本実施例ではp型拡散領域は、方形のメッシュの例をあげているが円形であってもよく、さらには、図3に示すようなストライプ状の形状であっても良い。また、電極はp型拡散層を覆い隠すような形を示したがこの限りではなく、素子の直列抵抗が大きくなりすぎない程度であれば一部分でも良い。

[0011]

【発明の効果】

以上で詳述したように、本発明によれば、一方の導電型拡散領域がもう一方の 導電方の拡散領域を3次元的に取り囲むような構造とすることで、両者の間にか かる電界が基板に垂直な方向の成分を多くするようにでき、受光面内の高抵抗層 が空乏化するよう構成することで受光面に入射した光が光電流に寄与するように することで、通常のプロセスによって形成可能な短波長化による感度低下の少な い受光素子の提供が可能である、という効果が有る。

【図面の簡単な説明】

【図1】

本発明の第1の実施例を示した平面図および断面図。

【図2】

本発明の第1の実施例の製造方法を説明する断面図。

【図3】

本発明の第2の実施例を示した平面図および断面図。

【図4】

従来例を示した断面図。

【図5】

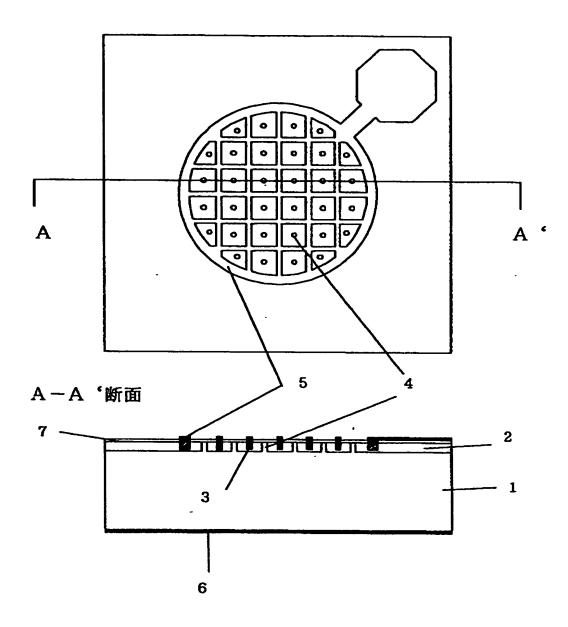
シリコンに400nmの青色光を入射した場合の透過光強度を示した図。

【符号の説明】

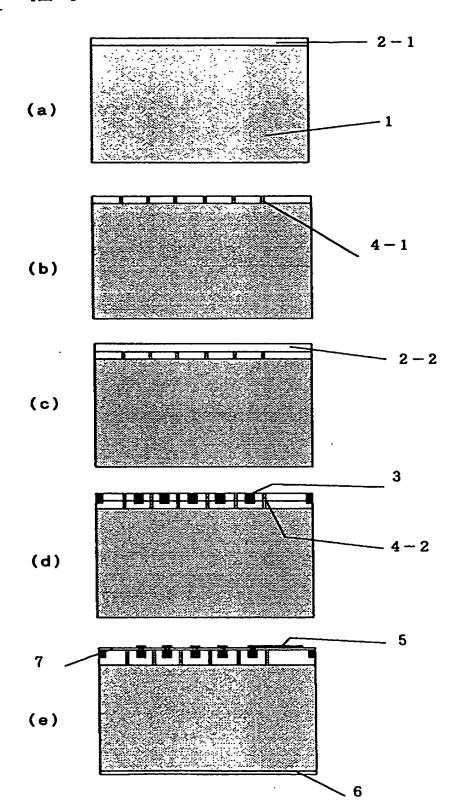
- 1 n型シリコン基板
- 2 エピタキシャル層(i層)
- 3 p型拡散領域
- 4 n型拡散領域
- 5 p側電極
- 6 n側電極
- 7 絶縁膜

【書類名】 図面

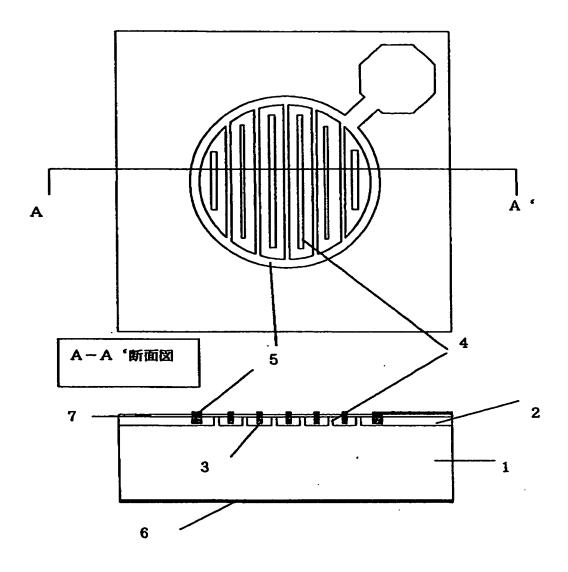
【図1】



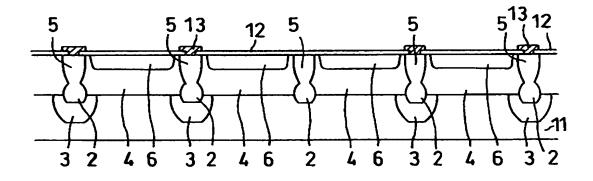
【図2】



[図3]

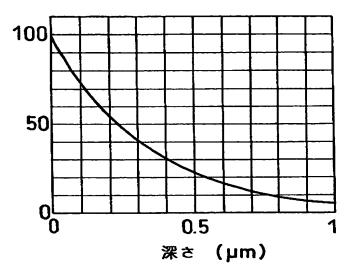


【図4】



【図5】





【書類名】 要約書

【要約】

【課題】 通常のプロセスによって形成可能な短波長化による感度低下の少ない 受光素子の提供すること。

【解決手段】 受光素子をpin構造とし、過剰損失となる拡散層での光吸収を少なくするため、拡散領域を受光領域全面に形成するのではなく、一部分にのみ形成し、高抵抗層2がなるべく受光面に出てくるように形成しておき、さらに、一方の導電型拡散領域3がもう一方の導電方の拡散領域4を取り囲むような構造とすることで、両者の間にかかる電界が基板に対し横方向の成分を多くするようにでき、受光面内の高抵抗層2が空乏化するよう構成することで受光面に入射した光が光電流に寄与するようにすることで感度の低下を抑制する。これらの拡散領域の形成は、通常のプロセスによって形成可能であり、コストの上昇も抑制可能である。

【選択図】 図1

出願人履歴情報

識別番号

[000003078]

1. 変更年月日 1990年 8月22日

[変更理由] 新規登録

住 所 神奈川県川崎市幸区堀川町72番地

氏 名 株式会社東芝